

PAT-NO: JP411044892A

DOCUMENT-IDENTIFIER: JP 11044892 A

TITLE: PROJECTION TV

PUBN-DATE: February 16, 1999

INVENTOR-INFORMATION:

NAME

YAMAZAKI, SHUNPEI

OTANI, HISASHI

HAYAKAWA, MASAHIKO

ASSIGNEE-INFORMATION:

NAME COUNTRY

SEMICONDUCTOR ENERGY LAB CO LTD N/A

APPL-NO: JP10060440

APPL-DATE: February 25, 1998

INT-CL (IPC): G02F001/136, G02F001/13 , G09F009/00 , H01L029/786 ,
H01L021/336

ABSTRACT:

PROBLEM TO BE SOLVED: To obtain a projection TV which has high reliability and is simple in maintenance by constituting the channel forming regions of thin-film transistors(TFTs) constituting a liquid crystal module of specific crystal structural bodies and specifying the operating temp. of the TFTs to a specific range.

SOLUTION: The liquid crystal module formed by using the TFTs having the nature to be improved in reliability by heating is mounted at the projection TV. The channel forming regions of the TFTs constituting this liquid crystal

module consists of the crystal structural bodies in which plural bar-shaped or flat bar-shaped crystals line up by having specific directivity approximately parallel with each other. The operating temp. of the TFTs is 80 to 250°C. According to such projection TV, a kink effect (the phenomenon that the operation is overrun by hot carrier implantation, etc.), is prevented or suppressed simultaneously when the TFTs are operated.

COPYRIGHT: (C)1999,JPO

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-44892

(43)公開日 平成11年(1999)2月16日

(51)Int.Cl.⁶
G 0 2 F 1/136
1/13
G 0 9 F 9/00
H 0 1 L 29/786
21/336

識別記号

F I
G 0 2 F 1/136
1/13
G 0 9 F 9/00
H 0 1 L 29/78
6 1 3 A
6 1 3 Z

審査請求 未請求 請求項の数10 FD (全 18 頁) 最終頁に続く

(21)出願番号 特願平10-60440

(22)出願日 平成10年(1998)2月25日

(31)優先権主張番号 特願平9-155734

(32)優先日 平9(1997)5月29日

(33)優先権主張国 日本 (J P)

(71)出願人 000153878
株式会社半導体エネルギー研究所
神奈川県厚木市長谷398番地

(72)発明者 山崎 舜平
神奈川県厚木市長谷398番地 株式会社半
導体エネルギー研究所内

(72)発明者 大谷 久
神奈川県厚木市長谷398番地 株式会社半
導体エネルギー研究所内

(72)発明者 早川 昌彦
神奈川県厚木市長谷398番地 株式会社半
導体エネルギー研究所内

(54)【発明の名称】 プロジェクションTV

(57)【要約】

【課題】 高い信頼性を有するプロジェクションTVを
提供する。

【解決手段】 液晶モジュールを構成する薄膜トランジ
スタのチャネル形成領域が、複数の棒状または偏平棒状
結晶が互いに特定の方向性をもって並んだ結晶構造体で
構成されている。上記薄膜トランジスタは80~250
℃(好ましくは100~200℃)の温度下でホットキ
ャリア注入等による素子特性の劣化を効果的に抑制でき
るため、非常に信頼性の高いプロジェクションTVが実
現できる。

1

2

【特許請求の範囲】

【請求項1】少なくとも光学系および液晶モジュールを具備したプロジェクションTVであって、前記液晶モジュールを構成する薄膜トランジスタのチャネル形成領域は、複数の棒状または偏平棒状結晶が互いに概略平行に特定の方向性をもって並んだ結晶構造体からなり、前記薄膜トランジスタの動作温度が80～250°Cであることを特徴とするプロジェクションTV。

【請求項2】少なくとも光学系および液晶モジュールを具備したプロジェクションTVであって、前記液晶モジュールを構成する薄膜トランジスタのチャネル形成領域は、複数の棒状または偏平棒状結晶が互いに概略平行に特定の方向性をもって並び、且つ、結晶粒界の殆どで結晶格子に連続性を有する結晶構造体からなり、前記薄膜トランジスタの動作温度が80～250°Cであることを特徴とするプロジェクションTV。

【請求項3】請求項1または2において、液晶モジュールで処理するビデオ信号はディジタル信号であることを特徴とするプロジェクションTV。

【請求項4】請求項1または2において、液晶モジュールに封入される液晶材料のクリアリングポイントは100°C以上であることを特徴とするプロジェクションTV。

【請求項5】請求項1または請求項2において、チャネル形成領域にはNi、Ge、Co、Fe、Pd、Pt、Cu、Auから選ばれた一種または複数種の元素が、 $5 \times 10^{17} \text{ atoms/cm}^3$ 以下の濃度で存在することを特徴とするプロジェクションTV。

【請求項6】請求項1または請求項2において、オン状態にある時の前記チャネル形成領域は完全に空乏化していることを特徴とするプロジェクションTV。

【請求項7】請求項1または請求項2において、オン状態にある時の前記チャネル形成領域は自己発熱によって加熱されていることを特徴とするプロジェクションTV。

【請求項8】請求項7において、チャネル形成領域のチャネル幅は100μm以上であることを特徴とするプロジェクションTV。

【請求項9】請求項7において、チャネル形成領域のチャネル長をL、チャネル幅をWとした時、 $L/W = 0.01$ 以下であることを特徴とするプロジェクションTV。

【請求項10】請求項1または請求項2において、液晶モジュールに表示された映像は本体内部に取り付けられたスクリーンに、内部から投射されることを特徴とするプロジェクションTV。

【発明の詳細な説明】

【0001】

【発明が属する技術分野】本願発明は薄膜半導体を利用した薄膜トランジスタで構成した半導体回路を有するプロジェクションTV（プロジェクションテレビ）に関する。

【0002】

【従来の技術】近年、絶縁表面を有する基板上にTFTを形成して半導体回路を構成する技術が急速に進んでいる。その様な半導体回路としてアクティブマトリクス型液晶表示装置の様な電気光学装置が代表例として挙げられる。

【0003】アクティブマトリクス型液晶表示装置は、同一基板上に画素マトリクス回路とドライバ回路とを設けたモノリシック型表示装置である。また、さらにメモリ回路やクロック発生回路等のロジック回路を内蔵したシステムオンパネルの開発も進められている。

【0004】そして、これらの表示装置を表示ディスプレイとして活用した電子デバイスの需要が高まり、激しい開発競争が繰り広げられている。その様な電子デバイスの代表としてプロジェクターがある。

【0005】プロジェクターとは液晶表示装置にバックライトからの強光を照射し、液晶表示装置の画素マトリクス回路で作成する映像を大画面スクリーン上に投影する装置である。

【0006】また、プロジェクターには大別して2種類がある。数m角のスクリーン上に正面から映像を投影するタイプはフロント型プロジェクター（またはフロント型プロジェクションTV）と呼ばれる。また、対角数十インチのスクリーン上に裏側から映像を投影するタイプをリア型プロジェクター（またはリア型プロジェクションTV）と呼ぶ。

【0007】特に最近では、地上放送の全面ディジタル化を受けてリア型プロジェクションTVが家庭用TVの最有力候補となっている。これは、リア型プロジェクションTVが高精細さ、コンパクト性、軽量性、セット生産性、低消費電力性の面でCRT方式を凌ぐとの見方が強いからである。

【0008】

【発明が解決しようとする課題】本願発明はかかる需要を踏まえて、高い信頼性を有し、メンテナンスの簡単なプロジェクションTVを提供することを課題とする。

【0009】

【課題を解決するための手段】本明細書で開示する発明の構成は、少なくとも光学系および液晶モジュールを具備したプロジェクションTVであって、前記液晶モジュールを構成する薄膜トランジスタのチャネル形成領域は、複数の棒状または偏平棒状結晶が互いに概略平行に特定の方向性をもって並んだ結晶構造体からなり、前記薄膜トランジスタの動作温度が80～250°Cであることを特徴とする。

【0010】また、他の発明の構成は、少なくとも光学

50

系および液晶モジュールを具備したプロジェクションTVであって、前記液晶モジュールを構成する薄膜トランジスタのチャネル形成領域は、複数の棒状または偏平棒状結晶が互いに概略平行に特定の方向性をもって並び、且つ、結晶粒界の殆どで結晶格子に連続性を有する結晶構造体からなり、前記薄膜トランジスタの動作温度が80~250°Cであることを特徴とする。

【0011】本願発明の最も特徴的な点は、薄膜トランジスタを動作させると同時にキンク効果(ホットキャリア注入などによって動作が暴走する現象)を防止または抑制することにあり、その様な薄膜トランジスタを用いて構成した液晶モジュールをプロジェクションTVに適用した点にある。

【0012】本願発明で利用する薄膜トランジスタは、動作中にホットキャリア注入等でゲイト絶縁膜中に捕獲された電荷を、動作に伴う自己発熱によって放出することで、動作と同時にキンク効果を防止する特徴がある。

【0013】即ち、加熱されることで耐劣化性が向上するという特異な特徴を有しているため、バックライトからの強光による発熱または自己発熱が蓄積されやすいプロジェクションTVには最適なスイッチング素子であると考えられる。

【0014】本願発明の詳細について以下に示す実施例でもって説明する。

【0015】

【実施例】

【実施例1】本実施例では絶縁表面を有する基板上に本発明によるTFTを形成し、画素マトリクス回路と周辺回路とをモノリシックに構成する例を示す。なお、本実施例ではドライバー回路やロジック回路等の周辺回路の例として、基本回路であるCMOS回路を示す。

【0016】まず、絶縁表面を有する基板として石英基板301を準備する。石英基板の代わりに表面に0.5~5μmの厚さの絶縁膜を形成したセラミックス基板、シリコン基板等を用いることができる。なお、太陽電池に使用される様なグレードの低いシリコン基板は安価であるので反射型表示装置の様に透光性基板を用いる必要のない用途において有効である。

【0017】302は非晶質珪素膜であり、最終的な膜厚(熱酸化後の膜減りを考慮した膜厚)が10~75nm(好ましくは15~45nm)となる様に調節する。本実施例で作製するTFTは活性層が非常に薄いため、オン状態(チャネルが形成された状態)においてチャネル形成領域が完全に空乏化するFD(Full-Depletion)型TFTとなる。

【0018】なお、非晶質珪素膜302の成膜は減圧熱CVD法またはプラズマCVD法によれば良い。また、非晶質珪素膜の代わりにSi_{1-x}Ge_xで示される様なゲルマニウムを含有した珪素膜を用いても良い。

【0019】次に、非晶質珪素膜302の結晶化工程を

行う。結晶化の手段としては本発明者による特開平7-130652号公報記載の技術を用いる。同公報の実施例1および実施例2のどちらの手段でも良いが、本願発明では実施例2に記載した技術内容(特開平8-78329号公報に詳しい)を利用するのが好ましい。

【0020】特開平8-78329号公報記載の技術は、まず触媒元素の添加領域を選択するマスク絶縁膜303を形成する。マスク絶縁膜303は触媒元素を添加するために複数箇所の開口部を有している。この開口部の位置によって結晶領域の位置を決定することができる。

【0021】そして、非晶質珪素膜の結晶化を助長する触媒元素としてニッケル(Ni)を含有した溶液をスピンドコート法により塗布し、Ni含有層304を形成する。なお、触媒元素としてはニッケル以外にも、ゲルマニウム(Ge)、コバルト(Co)、鉄(Fe)、パラジウム(Pd)、白金(Pt)、銅(Cu)、金(Au)等を用いることができる。(図3(A))

【0022】また、上記触媒元素の添加工程は、レジストマスクを利用したイオン注入法またはプラズマドーピング法を用いること也可以。この場合、添加領域の占有面積の低減、横成長領域の成長距離の制御が容易となるので、微細化した回路を構成する際に有効な技術となる。

【0023】次に、触媒元素の添加工程が終了したら、450°C1時間程度の水素出しの後、不活性雰囲気、水素雰囲気または酸素雰囲気において500~700°C(代表的には550~650°C)の温度で4~24時間の加熱処理を加えて非晶質珪素膜302の結晶化を行う。本実施例では窒素雰囲気で570°C14時間の加熱処理を行う。

【0024】この時、非晶質珪素膜302の結晶化はニッケルを添加した添加領域305、306から優先的に進行し、基板301の基板面に対してほぼ平行に成長した結晶領域307、308が形成される。本発明者らはこの結晶領域307、308を横成長領域と呼んでいる。(図3(B))

【0025】結晶化のための加熱処理が終了したら、マスク絶縁膜303を除去してパターニングを行い、横成長領域307、308のみでなる島状半導体層(活性層)309~311を形成する。ここで309はCMOS回路を構成するN型TFTの活性層、310はCMOS回路を構成するP型TFTの活性層、311は画素マトリクス回路を構成するN型TFT(画素TFT)の活性層である。

【0026】活性層309~311を形成したら、その上に珪素を含む絶縁膜でなるゲート絶縁膜312を成膜する。ゲート絶縁膜312の膜厚は後の熱酸化工程による増加分も考慮して20~250nmの範囲で調節すれば良い。また、成膜方法は公知の気相法(プラズマCVD法、スパッタ法等)を用いれば良い。

【0027】次に、図3(C)に示す様に触媒元素(ニ

ッケル)を除去または低減するための加熱処理(触媒元素のゲッタリングプロセス)を行う。この加熱処理は処理雰囲気中にハロゲン元素を含ませ、ハロゲン元素による金属元素のゲッタリング効果を利用するものである。

【0028】なお、ハロゲン元素によるゲッタリング効果を十分に得るためにには、上記加熱処理を700℃を超える温度で行なうことが好ましい。この温度以下では処理雰囲気中のハロゲン化合物の分解が困難となり、ゲッタリング効果が得られなくなる恐れがある。

【0029】そのため本実施例ではこの加熱処理を700℃を超える温度で行い、好ましくは800～1000℃(代表的には950℃)とし、処理時間は0.1～6hr、代表的には0.5～1hrとする。

【0030】なお、本実施例では酸素雰囲気中に対して塩化水素(HCl)を0.5～10体積%(本実施例では3体積%)の濃度で含有させた雰囲気中において、950℃、30分の加熱処理を行う例を示す。HCl濃度を上記濃度以上とすると、活性層310～312の表面に膜厚程度の凹凸が生じてしまうため好ましくない。

【0031】また、ハロゲン元素を含む化合物としてHClガスを用いる例を示したが、それ以外のガスとして、代表的にはHF、NF₃、HBr、Cl₂、ClF₃、BCl₃、F₂、Br₂等のハロゲンを含む化合物から選ばれた一種または複数種のものを用いることが出来る。

【0032】この工程においては活性層309～311中のニッケルが塩素の作用によりゲッタリングされ、揮発性の塩化ニッケルとなって大気中へ離脱して除去されると考えられる。そして、この工程により活性層309～311中のニッケルの濃度は5×10¹⁷atoms/cm³以下にまで低減される。

【0033】なお、5×10¹⁷atoms/cm³という値はSIMS(質量二次イオン分析)の検出下限である。即ち、現状ではSIMSの検出下限にまで低減されるとしか判断していないが、実際には1×10¹⁴～1×10¹⁷atoms/cm³の濃度にまでニッケルは低減されているものと思われる。

【0034】本発明者らが試作したTFTを解析した結果、1×10¹⁸atoms/cm³以下(好ましくは5×10¹⁷atoms/cm³以下)ではTFT特性に対するニッケルの影響は確認されなかった。ただし、本明細書中における不純物濃度は、SIMS分析の測定結果の最小値でもって定義される。

【0035】また、上記加熱処理により活性層309～311とゲート絶縁膜312の界面では熱酸化反応が進行し、熱酸化膜の分だけゲート絶縁膜312の膜厚は増加する。この様にして熱酸化膜を形成すると、非常に界面準位の少ない半導体/絶縁膜界面を得ることができ。また、活性層端部における熱酸化膜の形成不良(エッジシニング)を防ぐ効果もある。

【0036】さらに、上記ハロゲン雰囲気における加熱処理を施した後に、窒素雰囲気中で950℃1時間程度の加熱処理を行なうことで、ゲート絶縁膜312の膜質の向上を図ることも有効である。

【0037】なお、SIMS分析により活性層309～311中にはゲッタリング処理に使用したハロゲン元素が1×10¹⁵～1×10²⁰atoms/cm³の濃度で残存することも確認されている。また、その際、活性層309～311と加熱処理によって形成される熱酸化膜との間に前述のハロゲン元素が高濃度に分布することがSIMS分析によって確かめられている。

【0038】次に、図示しないアルミニウムを主成分とする金属膜を成膜し、パターニングによって後のゲート電極の原型313～315を形成する。本実施例では2wt%のスカンジウムを含有したアルミニウム膜を用いる。なお、これ以外にもタンタル膜、導電性を有する珪素膜等を用いることもできる。(図4(A))

【0039】ここで本発明者らによる特開平7-135318号公報記載の技術を利用する。同公報には、陽極酸化により形成した酸化膜を利用して自己整合的にソース/ドレイン領域と低濃度不純物領域とを形成する技術が開示されている。

【0040】まず、アルミニウム膜のパターニングに使用したレジストマスク(図示せず)を残したまま3%シリカ水溶液中で陽極酸化処理を行い、多孔性の陽極酸化膜316～318を形成する。

【0041】この多孔性の陽極酸化膜316～318は時間に比例して膜厚が増加する。また、上面にレジストマスクが残っているのでゲート電極の原型313～315の側面のみに形成される。なお、特開平7-135318号公報記載の技術では、この膜厚が後に低濃度不純物領域(LDD領域とも呼ばれる)の長さになる。本実施例では膜厚が700nmとなる様な条件で陽極酸化処理を行う。

【0042】次に、図示しないレジストマスクを除去した後、エチレングリコール溶液に3%の酒石酸を混合した電解溶液中で陽極酸化処理を行う。この処理では緻密な無孔性の陽極酸化膜319～321が形成される。なお、多孔性の陽極酸化膜の内部にも電解溶液が浸透するので、その内側にも形成される。

【0043】この無孔性の陽極酸化膜319～321は印加する電圧に応じて膜厚が決定する。本実施例では、100nm程度の膜厚で形成される様に印加電圧を80Vとして陽極酸化処理を行う。

【0044】そして、上述の2回に渡る陽極酸化処理の後に残ったアルミニウム膜322～324が実質的にゲート電極として機能する。

【0045】こうして図4(B)の状態が得られたら、次にゲート電極322～324、多孔性の陽極酸化膜316～318をマスクとしてゲート絶縁膜312をドライイエッチング法によりエッチングする。そして、多孔性

の陽極酸化膜316～318を除去する。こうして形成されるゲート絶縁膜325～327の端部は多孔性の陽極酸化膜316～318の膜厚分だけ露出した状態となる。(図4(C))

【0046】次に、N型を付与する不純物イオン(本実施例ではリンを用いるが砒素でも良い)を2回に分けて添加する。

【0047】本実施例では、まず1回目の不純物添加を高加速電圧で行い、 n^- 領域を形成する。この時、加速電圧が高い(80keV程度)ので不純物イオンは露出した活性層表面だけでなく露出したゲート絶縁膜の端部の下にも添加される。この n^- 領域はPイオン濃度が $1 \times 10^{18} \sim 1 \times 10^{19} \text{ atoms/cm}^3$ となる様に調節する。

【0048】さらに、2回目の不純物添加を低加速電圧で行い、 n^+ 領域を形成する。この時は加速電圧が低い(10keV程度)のでゲート絶縁膜がマスクとして機能する。また、この n^+ 領域はシート抵抗が500Ω以下(好ましくは300Ω以下)となる様に調節する。

【0049】以上の工程を経て、CMOS回路を構成するN型TFTのソース領域328、ドレイン領域329、低濃度不純物領域330、チャネル形成領域331が形成される。また、画素TFTを構成するN型TFTのソース領域332、ドレイン領域333、低濃度不純物領域334、チャネル形成領域335が画定する。

(図4(D))

【0050】なお、図4(D)に示す状態ではCMOS回路を構成するP型TFTの活性層もN型TFTの活性層と同じ構成となっている。

【0051】次に、N型TFTを覆ってレジストマスク336を設け、P型を付与する不純物イオン(本実施例ではボロンを用いる)の添加を行う。

【0052】この工程も前述の不純物添加工程と同様に2回に分けて行うが、N型をP型に反転させる必要があるため、前述のPイオンの添加濃度の数倍程度の濃度のB(ボロン)イオンを添加する。

【0053】こうしてCMOS回路を構成するP型TFTのソース領域337、ドレイン領域338、低濃度不純物領域339、チャネル形成領域340が形成される。(図5(A))

【0054】以上の様にして活性層が完成したら、ファーネスアニール、レーザーアニール、ランプアニール等の組み合わせによって不純物イオンの活性化を行う。それと同時に添加工程で受けた活性層の損傷も修復される。

【0055】次に、層間絶縁膜341として酸化珪素膜、窒化珪素膜、酸化窒化珪素膜、有機性樹脂膜、或いはそれらの積層膜を形成する。本実施例では窒化珪素膜を25nmの厚さに形成し、その上に900nmの酸化珪素膜を堆積した積層膜を用いる。

【0056】そして、コンタクトホールを形成した後、

ソース電極342～344、ドレイン電極345、346を形成して図5(B)に示す状態を得る。本実施例では画素TFTのドレイン電極346を補助容量の下部電極として利用するので、それに対応する様な形状に加工しておく。

【0057】次に、10～50nmの厚さの窒化珪素膜347を形成し、その上に補助容量を形成するための容量電極348を100nmの厚さに形成する。本実施例では容量電極348としてチタン膜を用い、ドレイン電極346との間に補助容量を形成する。

【0058】前述の窒化珪素膜347は比誘電率が高いので誘電体として好適である。また、チタン膜以外にもアルミニウム膜やクロム膜を用いても良い。

【0059】なお、本実施例は反射型液晶表示装置のTFT側基板を作製する例であるので、透過型と違って後に形成される画素電極の下を自由に利用できる(開口率を気にする必要がない)。それ故に上述の様な補助容量の形成が可能となる。

【0060】次に、有機性樹脂膜でなる第2の層間絶縁膜349を0.5～3μmの厚さに形成する。有機性樹脂膜としてはポリイミド、アクリル、ポリアミド、ポリイミドアミド等が用いられる。有機性樹脂膜の利点は、①成膜方法が簡単である点、②容易に膜厚を厚くできる点、③比誘電率が低いので寄生容量を低減できる点、④平坦性に優れている点などが挙げられる。

【0061】そして、層間絶縁膜349上に導電膜を形成してバーニングにより画素電極350を形成する。本実施例は反射型の例であるため画素電極350を構成する導電膜としてアルミニウムを主成分とする材料を用い、画素電極350に反射膜としての機能を持たせる。

【0062】次に、基板全体を350℃の水素雰囲気で1～2hr加熱し、素子全体の水素化を行うことで膜中(特に活性層中)のダングリングボンド(不対結合手)を補償する。以上の工程を経て同一基板上にCMOS回路および画素マトリクス回路を作製することができる。

【0063】(本発明で用いる結晶性珪素膜の特徴)まず、本願発明で利用するTFTの活性層の特徴について説明する。ハロゲン元素によるゲッタリングプロセス後の活性層は、非常に特徴的な構造の結晶性珪素膜で構成されている。

【0064】具体的には、棒状または偏平棒状結晶が巨視的に見て特定の方向性をもって並んだ結晶構造体からなることがTEM(透過型電子顕微鏡法)による観察で確認される。また、この時、各結晶同士は互いに概略平行に並ぶ。

【0065】なお、「特定の方向に規則性をもつ」とは、複数の棒状または偏平棒状結晶の成長方向がほぼ同一の方向に向かっていることを意味している。この場合、キャリアはまるで雨樋を流れる水の如く棒状または偏平棒状結晶の内部を優先的に進むと考えられるため、

キャリアにとって異方性を有した結晶構造と言える。

【0066】本発明者らは、この成長方向とチャネル方向（TFTがオン状態にある時にキャリアが移動する方向）とを一致させることで、非常に動作速度の高いTFTを得ている。

【0067】また、ゲッタリングプロセスによって結晶同士の境界（結晶粒界）ではSi-Ni結合が切れ、Si-Si結合として再結合することにより不対結合手が激減する。即ち、結晶粒界の殆どは格子欠陥を形成せずに連続しており、結晶粒界は実質的にキャリアを捕獲しない。この事はキャリアの移動度が向上することを意味しており、後述するTFT特性はこの様な結晶構造に起因してなしうるものと考えられる。

【0068】この事に関して、本発明者らがHR-TEM（高分解能透過型電子顕微鏡法）により結晶粒界付近の格子縞を観察した結果、異なる結晶間で格子縞が1対1に対応し、連続的に連なっていることが確認された。即ち、結晶粒界において結晶格子に連続性があり、不対結合手の如き結晶欠陥が殆ど存在しないことが判明している。

【0069】さらに、結晶化終了直後の結晶とゲッタリングプロセス後の結晶とを比べるとゲッタリング後の方が結晶の内部欠陥が少ないとTEMによる観察で確認された。これは700°Cを超える高い温度での加熱処理による効果と考えられる。

【0070】即ち、本発明の結晶シリコン膜を形成するにあたって結晶化温度以上の温度でのアニール工程（本実施例の場合、図3（D）に示す工程）は、結晶粒内の欠陥低減に関して重要な役割を果たしている。その事について説明する。

【0071】図17（A）は図3（B）に示した結晶化工程までを終了した時点での結晶シリコン膜を25万倍に拡大したTEM写真であり、結晶粒内（黒い部分と白い部分はコントラストの差に起因して現れる）に矢印で示される様なジグザグ状に見える欠陥が確認される。

【0072】この様な欠陥は主としてシリコン結晶格子面の原子の積み重ね順序が食い違っている積層欠陥であるが、転位などの場合もある。図17（A）は{111}面に平行な欠陥面を有する積層欠陥と思われる。その事は、ジグザグ状に見える欠陥が約70°の角をなし折れ曲がっていることから推測できる。

【0073】一方、図17（B）に示す様に、同倍率で見た本発明の結晶シリコン膜は、結晶粒内には殆ど積層欠陥や転位などに起因する欠陥が見られず、非常に結晶性が高いことが確認できる。この傾向は膜面全体について言えることであり、欠陥数をゼロにすることは現状では困難であるが、実質的にゼロと見なせる程度にまで低減することができる。

【0074】即ち、本発明の結晶シリコン膜は結晶粒内の欠陥が殆ど無視しうる程度にまで低減され、且つ、結

晶粒界が高い連続性によってキャリア移動の障壁になりえないため、単結晶または実質的に単結晶と見なせる。

【0075】この様に、図17（A）と（B）の写真に示した結晶シリコン膜は結晶粒界はほぼ同等の連続性を有しているが、結晶粒内の欠陥数には大きな差がある。本発明の結晶シリコン膜が図17（A）に示した結晶シリコン膜よりも遙に高い電気特性を示す理由はこの欠陥数の差によるところが大きい。

【0076】以上の事から、本発明にとって図3（D）に示した工程は必要不可欠な工程であることが判る。本発明者らは、この工程によって起こる現象について次の様なモデルを考えている。

【0077】まず、図17（A）に示す状態では結晶粒内の欠陥（主として積層欠陥）には触媒元素（代表的にはニッケル）が偏析している。即ち、Si-Ni-Siといった形の結合が多数存在していると考えられる。

【0078】しかしながら、触媒元素のゲッタリングプロセスを行うことで欠陥に存在するNiが除去されると、Si-Ni結合は切れる。そのため、シリコンの余った結合手はすぐにSi-Si結合を形成して安定する。こうして欠陥が消滅する。

【0079】勿論、高い温度での熱アニールによって結晶シリコン膜中の欠陥が消滅することは知られているが、本発明ではニッケルとの結合が切れて未結合手が多く発生するためシリコンの再結合がさらにスムーズに行われると推測できる。

【0080】また、同時に結晶シリコン膜が熱酸化される際に発生する余剰シリコン原子が安定性を求めて欠陥へと移動し、Si-Si結合の生成に大きく寄与していると考えられる。この概念はいわゆる高温ポリシリコン膜の結晶粒内に欠陥が少ない理由として知られている。

【0081】また、本発明者らは結晶化温度を超える温度（代表的には700~1100°C）で加熱処理を行うことで結晶シリコン膜とその下地との間が固着し、密着性が高まることで欠陥が消滅するというモデルを考えている。

【0082】結晶シリコン膜と下地膜となる酸化珪素膜とでは、熱膨張係数に10倍近くの差がある。従って、非晶質シリコン膜から結晶シリコン膜に変成した段階（図17（A））では、結晶シリコン膜が冷却される時に非常に大きな応力が結晶シリコン膜にかかる。

【0083】この事について、図18を用いて説明する。図18（A）は結晶化工程後の結晶シリコン膜にかかる熱履歴を示している。まず、温度（t₁）で結晶化された結晶シリコン膜は冷却期間（a）を経て室温まで冷やされる。

【0084】ここで図18（B）に示すのは冷却期間（a）にある時の結晶シリコン膜であり、80は石英基板、81は結晶シリコン膜である。この時、結晶シリコン膜81と石英基板80との界面82における密着性はあまり高くなく、それが原因となって多数の粒内欠陥を

11

発生していると考えられる。

【0085】即ち、熱膨張係数の差によって引っ張られた結晶シリコン膜81は石英基板80上で非常に動きやすく、引っ張り応力などの力によって積層欠陥や転位などの欠陥83を容易に生じてしまうと考えられる。

【0086】こうして得られた結晶シリコン膜が図17(A)に示した様な状態となるのである。そしてその後、図18(A)に示す様に温度(t_2)で触媒元素のゲッタリング工程が施され、その結果、結晶シリコン膜中の欠陥が前述の理由によって消滅する。

【0087】ここで重要なことは触媒元素のゲッタリング工程が行われると同時に結晶シリコン膜石英基板に固着され、石英基板との密着性が高まる点である。即ち、このゲッタリング工程は結晶シリコン膜と石英基板(下地)との固着工程を兼ねていると考えられる。

【0088】こうしてゲッタリング+固着工程を終了すると冷却期間(b)を経て室温まで冷やされる。ここで結晶化工程の後の冷却期間(a)と異なる点は、石英基板80とアニール後の結晶シリコン膜84との界面85が非常に密着性の高い状態となっている点である。(図18(C))

【0089】この様に密着性が高いと石英基板80に対して結晶シリコン膜84が完全に固着されるので、結晶シリコン膜の冷却段階において結晶シリコン膜に応力が加わっても欠陥を発生するには至らない。即ち、再び欠陥が発生する様なことを防ぐことができる。

【0090】なお、図18(A)では結晶化工程後に室温まで下げるプロセスを例にとっているが、結晶化が終了したらそのまま温度を上げてゲッタリング+固着工程を行うこともできる。その様なプロセスを経ても本発明の結晶シリコン膜を得ることは可能である。

【0091】こうして得られた本発明の結晶シリコン膜(図17(B))は、単に結晶化を行っただけの結晶シリコン膜(図17(A))に較べて格段に結晶粒内の欠陥数が少ないという特徴を有している。

【0092】この欠陥数の差は電子スピニ共鳴分析(Electron Spin Resonance: ESR)によってスピニ密度の差となって現れる。現状では本発明の結晶シリコン膜のスピニ密度は少なくとも $5 \times 10^{17} \text{spins/cm}^3$ 以下(好ましくは $3 \times 10^{17} \text{spins/cm}^3$ 以下)であることが判明している。ただし、この測定値は現存する測定装置の検出限界に近いので、実際のスピニ密度はさらに低いと予想される。

【0093】以上の様な結晶構造および特徴を有する本発明の結晶シリコン膜は、連続粒界結晶シリコン(Continuous Grain Silicon: CGS)と呼ばれる。

【0094】(本発明のTFTの電気特性)次に、本実施例に従って作製した薄膜トランジスタの電気特性を調べた結果について以下に述べる。測定は市販の装置(ヒューレットパッカード社製:型番4145B)を用いて

12

行った。

【0095】まず、本発明者らが行った1回目の試験について説明する。本発明者らは上記装置を用いてTFTを測定し、横軸にゲイト電圧、縦軸にドレイン電流をプロットしたグラフ(I_d-V_g特性と呼ぶ)を調べた。なお、測定時の試料温度は試料を支持するサーモチャック(温度制御機能を有する)で室温に制御した。

【0096】また、TFTサイズはL/W=8/8μmの場合(図1(A))と、L/W=8/200μmの場合(図1(B))について調べた。なお、Lはチャネル長、Wはチャネル幅である。

【0097】そして、まず初期特性としてイニシャル状態のI_d-V_g特性を調べ、次に、初期特性を測定した後、同条件10回の繰り返し測定による劣化加速試験を行い、TFTが劣化する割合を調べた。

【0098】以上の試験の結果を図1(A)、(B)に示す。図1(A)において101(実線)、102(点線)で示されるグラフがI_d-V_g特性(またはI_d-V_g曲線)である。そして、101が初期特性であり、102が10回繰り返し測定を行った後に測定した特性を表している。

【0099】また、図1(A)において103(実線)、104(点線)はそれぞれ101、102に示すI_d-V_g特性に対応する電界効果移動度(モビリティ)の変動を表すグラフである。モビリティはTFTの動作速度を表す指針であり、I_d-V_g特性のデータから理論的に計算で求めている。

【0100】また、同様に図1(B)において105(実線)、106(点線)はそれぞれイニシャルおよび加速試験後のI_d-V_g特性であり、107(実線)、108(点線)はそれぞれイニシャルおよび加速試験後のモビリティである。

【0101】この様な試験結果から本発明者らが得た知見を以下に示す。図1(A)の場合、イニシャル時には最大で $300\text{cm}^2/\text{Vs}$ 近いモビリティを達成していたのであるが、加速試験後には最大値で $220\text{cm}^2/\text{Vs}$ 程度にまで劣化している。また、ゲイト電圧が0V以下の領域でのドレイン電流(ここではオフ電流と呼ぶ)も加速試験後には2倍程度に増加している。

【0102】ところが、図1(B)の場合、イニシャル時のモビリティ(107で示される)と加速試験後のモビリティ(108で示される)に大きな差は見られず、殆ど劣化していないことが確認された。また、オフ電流にも大きな変化は見られなかった。

【0103】これらの結果から、10回繰り返し測定による加速試験ではチャネル幅の大きいTFTの方が劣化に強いという傾向が確認された。なお、本発明者らは数十個のTFTで同様の傾向を確認している。

【0104】これらの結果を受けてチャネル幅の長さが異なることによるTFTの性質の違いを検討した結果、

13

本発明者らはチャネル幅が大きい場合に起こる大電流による自己発熱に注目した。そこで、同一構造のTFTを積極的に加熱し、その状態で繰り返し測定による加速試験を行った。

【0105】その結果を図2に示す。図2(A)はL/W=6.6/2μmのトリプルゲート型TFTを室温で調べた結果、図2(B)は同じトリプルゲート型TFTを125°Cに加熱して調べた結果である。

【0106】図2(A)に示す様に、室温で加速試験を行った場合、イニシャル状態のId-Vg特性(実線)201と加速試験後のId-Vg特性(点線)202では変化が見られないが、イニシャル状態のモビリティ(実線)203に対して加速試験後のモビリティ(点線)204は最大値で20%近くも劣化している。

【0107】一方、図2(B)に示す様に、125°Cに加熱した状態で加速試験を行った場合、イニシャル状態のId-Vg特性(実線)205、加速試験後のId-Vg特性(点線)206は殆ど変化が見られず、イニシャル状態のモビリティ(実線)207と加速試験後のモビリティ(点線)208との間にも大きな変化は見られなかった。

【0108】以上の結果から、本願発明で利用するTFTは熱を加えることで劣化しにくくなる性質を持つことが確認された。この効果は、80°C以上で顕著になり、250°C程度まで確認されている。本発明者らの実験では100~200°Cの温度範囲内で安定な効果が得られている。

【0109】従って、図1に示した試験の結果は、チャネル幅の大きいTFTが自己発熱により加熱され、結果的に劣化が抑制されていたと考えられる。なお、エミッション顕微鏡でチャネル幅が100μm以上のTFTを観察した場合、オン状態にある時のチャネル付近では発熱による発光が確認される。これは、おそらく100°C以上に加熱されることにより発光が観測されたものと予想される。

【0110】なお、チャネル長(L)とチャネル幅(W)を様々な変えて実験を行った結果、チャネル幅が100μm以上であれば本願発明の効果を確認できた。特に、L/W=0.01以下(例えばL=2μmであればW=200μm以上)の関係にある時、顕著な効果を確認することができた。

【0111】また、熱により劣化を防ぐまたは抑制するという効果は、本願発明で利用するTFTに特有の現象である。本発明者らがいわゆる低温ポリシリコンTFTに対して同様の試験を行った結果、加熱によりしきい値電圧(V_{th})が大きくシフトしてしまい使い物にならなかつた。

【0112】なお、低温ポリシリコンとしてニッケルの如き触媒元素を使用して結晶化したものと触媒元素を使用せずレーザーアニールのみで結晶化したものとを調べ

14

たが、どちらの場合も結果は同じであった。

【0113】(本発明のTFTに関する推測) 上述の様なTFTの劣化は、特に電子がキャリアとなるN型TFTにおいて顕著である。実際のところ、本実施例に従って作製したP型TFTではどの様な条件でも殆ど劣化しないことが確認されている。

【0114】これはTFTの劣化原因の代表例が、CHE(チャネルホットエレクトロン)注入とDAHC(ドレインアバランシェホットキャリア)注入であることからも容易に理解できる。

【0115】CHE注入とは、チャネル内の電子がチャネルに沿った方向の電界により高いエネルギーを持ち、ついにはゲート絶縁膜中に注入される現象である。また、DAHC注入とは、高エネルギーの電子が格子との衝突電離により電子-正孔対を形成し、それらがゲート絶縁膜中に注入される現象である。(小柳光正:サブミクロンデバイスII, pp125, 丸善株式会社, 1998)

【0116】これらの劣化現象は、ゲート絶縁膜中に注入された電子が電気特性の変動を招くことにより引き起こされる。前述の繰り返し測定による劣化加速試験においてもCHE注入やDAHC注入による劣化が進行していると考えられる。

【0117】本発明者らは、本願発明で利用するTFTを加熱することでCHE注入やDAHC注入による劣化を抑制しうる理由として、熱エネルギーによってゲート絶縁膜中に捕獲された電子が活性層中へ再放出されるためと推測している。

【0118】また本願発明で利用するTFTは完全空乏型(FD型)TFTであるので、非常にキャリアの移動度が高いという特徴がある。実際、図1、2に示す様にモビリティは平均で200cm²/Vsを上回るものであり、一般的なTFTでは到底なし得ない電気特性を実現している。

【0119】従って、その反面としてCHE注入やDAHC注入による劣化も生じやすいのであるが、加熱によりその様な劣化を防止または抑制することで非常に高い性能と高い信頼性を有するTFTが実現される。

【0120】(実施例2) 本実施例では、実施例1に示したハロゲン元素によるゲッタリング効果に加えてリン元素によるゲッタリング効果を得るための構成について説明する。説明には図6を用いる。

【0121】まず、実施例1の工程に従ってハロゲン元素によるゲッタリングプロセスまで行い、図6(A)の状態を得る。図6(A)において、601は石英基板、602は活性層、603はゲート絶縁膜である。

【0122】次に、タンタルとタンタルを主成分とする材料との積層膜でなるゲート電極604を形成する。次いでゲート電極604の表面を陽極酸化することによって陽極酸化膜605を形成する。陽極酸化膜605は保護膜として機能する。(図6(A))

15

【0123】次に、ゲート電極604をマスクとしてゲート絶縁膜602をドライエッチング法によりエッチングする。そして、その状態でリン元素をイオン注入法により添加して不純物領域606、607を形成する。

(図6(B))

【0124】次に、窒化珪素膜を厚く形成した後、ドライエッチング法によるエッチバックを行い、サイドウォール608を形成する。そして、サイドウォール608を形成した後、再びリン元素を添加してソース領域609、ドレイン領域610を形成する。(図6(C))

【0125】なお、サイドウォール608の下は2度目のリン元素が添加されず、ソース/ドレイン領域よりも低濃度にリン元素を含む一対の低濃度不純物領域611となる。また、ゲート電極604の下は不純物の添加されないチャネル形成領域612となる。

【0126】こうして図6(C)の状態が得られたら、450~650°C(代表的には600°C)で8~24時間(代表的には12時間)の加熱処理を行う。

【0127】この加熱処理はリン元素による触媒元素(ここではニッケル)のゲッタリングを目的とした工程であるが、同時に不純物の活性化、活性層が受けたイオン注入時の損傷の回復が行われる。

【0128】この工程では、加熱処理を行うことでチャネル形成領域612に残存するニッケルがソース/ドレイン領域609、610に移動し、そこでゲッタリングされて不活性化する。即ち、チャネル形成領域612内部に残存するニッケルを除去することが可能である。

【0129】なお、ソース/ドレイン領域609、610は導電性を有していないば電極としての機能を果たすのでニッケルの有無が電気特性に影響を与える恐れがない。そのため、ゲッタリングサイトとして機能させうるのである。

【0130】以上の様にして図6(D)の状態が得られたら、実施例1と同様に層間絶縁膜613、ソース電極614、ドレイン電極615を形成して図6(E)に示す薄膜トランジスタが完成する。

【0131】なお、本実施例ではゲート電極としてタンタルを用いているが、導電性を有する結晶性珪素膜を用いても良い。また、低濃度不純物領域の形成方法は本実施例の手段に限定されるものではない。

【0132】本実施例で最も重要な構成は、チャネル形成領域に残存する触媒元素をソース領域およびドレイン領域に移動させてゲッタリングすることにある。これは、リン元素による金属元素のゲッタリング効果に着目した発明である。

【0133】なお、本実施例ではN型TFTの例を示したが、P型TFTの場合、ボロン元素だけではゲッタリング効果が得られないで、リン元素とボロン元素の両方をソース/ドレイン領域に添加することが必要である。

16

【0134】〔実施例3〕本実施例では、実施例1とは異なるTFT構造を採用した場合の例について説明する。まず、図7(A)は低濃度不純物領域を形成するにあたってサイドウォールを利用する例である。

【0135】この場合、図4(A)に示す状態で無孔性の陽極酸化膜を形成し、ゲート電極と陽極酸化膜をマスクとしてゲート絶縁膜をエッチングする。その状態でn⁻領域およびp⁺領域を形成するための不純物添加を行う。

10 【0136】次に、サイドウォール701~703をエッチバック法で形成した後、n⁺領域およびp⁺領域を形成するための不純物添加を行う。この様な工程でサイドウォール701~703の下には低濃度不純物領域(n⁻領域およびp⁻領域)が形成される。

【0137】また、図7(A)では公知のサリサイド技術を利用して金属シリサイド704~706を形成している。シリサイド化するための金属としてはチタン、タンタル、タンクステン、モリブデン等を用いることができる。

20 【0138】また、図7(B)に示す構成は、ゲート電極707~709が一導電性を付与した結晶性珪素膜で形成されている点に特徴がある。通常、N型導電性を持たせるが、N型TFTとP型TFTとで導電性を異ならせるデュアルゲート型TFTとすることも可能である。

【0139】さらに、図7(B)に示す構造でもサリサイド構造を適用しているが、この場合、ゲート電極707~709の上面にも金属シリサイド710~712が形成される。

30 【0140】本実施例に示した構造は、動作速度の速いTFTに適した構造となる様に設計されている。特に、サリサイド構造は数GHzレベルの動作周波数を実現する上で非常に有効な技術である。

【0141】〔実施例4〕本実施例では、実施例1とは異なる構成で補助容量を形成する場合の例について説明する。

【0142】まず、図8(A)は活性層のドレイン領域801を大きめに形成しておき、その一部を補助容量の下部電極として活用する。この場合、ドレイン領域801の上にはゲート絶縁膜802があり、その上に容量電極803が形成される。この容量電極803はゲート電極と同一材料で形成される。

40 【0143】この時、ドレイン領域801のうち補助容量を形成する部分は、予め不純物を添加して導電性を持たせておいても良いし、容量電極803に定電圧をかけて形成される反転層を利用して良い。

【0144】図8(A)は反射型液晶表示装置の例であるため、画素電極の裏側を最大限に活用して補助容量を形成できる。そのため、非常に大きな容量を確保することができる。勿論、透過型液晶表示装置にも適用できるが、その場合、補助容量の占有面積を大きくしてしまう

50

17

と開口率が落ちるので注意が必要である。

【0145】次に、図8(B)は透過型液晶表示装置に例である。図8(B)の構成ではドレイン電極804を補助容量の下部電極とし、その上に塩化珪素膜805、ブラックマスク806を形成し、ドレイン電極804とブラックマスク806との間で補助容量を形成する。

【0146】この様に、図8(B)の構成ではブラックマスク806が補助容量の上部電極を兼ねる点が特徴である。

【0147】また、807は画素電極であり、透過型であるので透明導電膜(例えばITO膜)を用いる。

【0148】図8(B)に示す様な構成では、広い面積を占めやすい補助容量をTFTの上に形成することで開口率を広くすることが可能である。また、誘電率の高い塩化珪素膜を25nm程度の薄さで利用できるので、少ない面積で非常に大きな容量を確保することが可能である。

【0149】【実施例5】本実施例では、実施例1と異なる構造の薄膜トランジスタに本願発明を適用した場合の例について説明する。説明には図9を用いる。

【0150】まず、石英基板901上にゲート電極902を形成する。ゲート電極902は後の熱酸化工程に耐えられる様にタンタル、シリコン等の耐熱性の高い電極を利用しておこう。

【0151】次に、ゲート電極902を覆う様にしてゲート絶縁膜903を形成する。その上には、後に活性層となる非晶質珪素膜を50nmの厚さに形成する。そして、実施例1と同様に開口部を有するマスク絶縁膜905を形成した後、ニッケル含有層906を形成する。

【0152】こうして図9(A)の状態が得られたら、結晶化のための加熱処理を行い、横成長領域でなる結晶性珪素膜907を得る。(図9(B))

【0153】次に、マスク絶縁膜905を除去してハロゲン元素を含む雰囲気中で加熱処理を行う。条件は実施例1に従えば良い。この工程によって結晶性珪素膜907中からニッケルがゲッタリングされ、気相中へと除去される。(図9(C))

【0154】こうしてゲッタリングプロセスが完了したら、パターニングにより横成長領域のみでなる活性層908を形成し、その上に塩化珪素膜でなるチャネルストッパー909を形成する。(図9(D))

【0155】図9(D)の状態が得られたら、N型を呈する結晶性珪素膜を形成してパターニングを施し、ソース領域910、ドレイン領域911を形成する。さらに、ソース電極912、ドレイン電極913を形成する。

【0156】最後に、素子全体に対して水素雰囲気中で加熱処理を行い、図9(E)に示す様な構造の逆スタガ型TFTが完成する。本実施例で示す逆スタガ型TFTも実施例1と同様の結晶性珪素膜で活性層を構成しているので、加熱状況下で耐劣化特性が向上するという特徴

10

を有している。

【0157】なお、本実施例に示した構造は逆スタガ型TFTの一例であり、本実施例の構造に限定されるものではない。また、逆スタガ型TFTだけでなく他のポトムゲート型TFTに適用することも可能である。

【0158】【実施例6】本実施例では実施例1～6に示したTFTを用いて液晶パネルを構成する場合の例を示す。図10に示すのはアクティブマトリクス型液晶パネルの断面を簡略化した図であり、ドライバー回路やロジック回路を構成する領域にはCMOS回路を、画素マトリクス回路を構成する領域には画素TFTを示している。

【0159】なお、実施例1でCMOS回路と画素マトリクス回路の構造(TFT構造)に関する説明を既に行つたので、本実施例では必要な箇所のみを説明することにする。

【0160】まず、実施例1に示した作製工程に従って図5(C)の状態を得る。なお、画素TFTをマルチゲート構造とするなどの変更は実施者の自由である。

【0161】まず、TFT側基板の準備として配向膜1001を形成する。次に、対向基板を用意する。対向基板は、ガラス基板1002、透明導電膜1003、配向膜1004などで構成される。なお、対向基板側には必要に応じてブラックマスクやカラーフィルターが形成されるがここでは省略する。

【0162】こうして用意したアクティブマトリクス基板(TFT側基板)と対向基板とを公知のセル組み工程によって貼り合わせる。そして、両基板の間に液晶材料1005を封入して図10に示す様な液晶パネルが完成する。

【0163】液晶材料は液晶の動作モード(ECBモード、ゲストホストモード等)によって選定する必要があるが、プロジェクションTVの様に熱がかかりやすい環境下で扱うことを想定して耐熱性の高い液晶材料を用いることが好ましい。

【0164】後述するが、本願発明をリア型プロジェクションTVに適用した場合、実施例1に示した様なTFTを用いることで空冷用のファンを必要としない(80～250°C程度の温度で信頼性が高い)という利点が得られる。

【0165】そのため、本願発明を効果的に活用するためには、少なくとも100°C以上(好ましくは150°C以上)のクリアリングポイント(液晶材料が等方性を示す温度)を有する液晶材料を用いる必要がある。

【0166】また、図5(C)に示した様なアクティブマトリクス基板の外観を図11に簡略化して示す。図11において、1101は石英基板、1102は画素マトリクス回路、1103はソースドライバー回路、1104はゲトドライバー回路、1105はロジック回路である。

50

19

【0167】ロジック回路1105は広義的にはTFTで構成される論理回路全てを含むが、ここでは従来から画素マトリクス回路、ドライバ回路と呼ばれている回路と区別するため、それ以外の信号処理回路(D/Aコンバータ等)を指す。

【0168】また、こうして形成された液晶パネルには外部端子としてFPC(Flexible Print Circuit)端子が取り付けられる。一般的に液晶モジュールと呼ばれるのはFPCを取り付けた状態の液晶パネルである。

【0169】〔実施例7〕本実施例では、プロジェクションTVにおいて液晶モジュールで表示する映像をスクリーンに投射するための光学系(光学エンジン)の一例を示す。図12に示すのは、対向基板側にマイクロレンズを搭載した単板式光学エンジンの例である。

【0170】まず、ハログランプ、メタルハライドランプ等のランプ光源11から発した強光はダイクロイックミラー12～14に入射する。本実施例ではダイクロイックミラー12でR(赤)成分光が反射され、ダイクロイックミラー13でB(青)成分光が反射され、ダイクロイックミラー(全反射ミラーでも良い)14でG(緑)成分光が反射される。

【0171】この時、ダイクロイックミラー12～14は平行ではなく微妙に角度を変えて配置される。これによりR、B、Gの各成分光は異なる入射角で液晶パネル15へと入射する。

【0172】液晶パネル15はマイクロレンズアレイ16、対向基板17、液晶層18、アクティブマトリクス基板19で構成される。なお、20はRに対応する画素、21はBに対応する画素、22はGに対応する画素である。

【0173】微妙に異なる角度で入射した光はマイクロレンズ16を通過すると異なった三つの場所に焦点を結ぶ。従って、例えばR成分光が焦点を結ぶ位置にRに対応する画素20を配置することでR成分光のみを選択的に入射させることができるのである。

【0174】この用に配置設計を行うことでR、G、Bの各成分光は、それぞれR、G、Bに対応する各画素20～22に選択的に入射する。この様な特殊な構成することでカラーフィルターを用いないで単板式を実現することができる。

【0175】この様にして液晶パネル15を透過することで各画素の情報を含んだ光が形成される。これをフレネルレンズ23で収束させて投射レンズ(図示せず)へと導く。最終的にはスクリーン上でRGBに対応する映像が合成される。

【0176】本実施例の構成とした場合、カラーフィルターを用いなくても良いため従来の同等解像度の機種と比べて画面を数倍に明るくすることができる。

【0177】〔実施例8〕本実施例では、透過型の液晶モジュールを用いて三板式光学エンジンを構成する場合

20

の例について説明する。説明には図13を用いる。

【0178】図13において、31はランプ光源、32、33はそれぞれRとGに対応したダイクロイックミラー、34～36は全反射ミラー、37～39はそれぞれR、G、Bに対応した透過型液晶パネル、40はダイクロイックプリズム、41は投射レンズである。

【0179】まず、ランプ光源31から発した強光はダイクロイックミラー32でR成分光のみ反射される。R成分光は全反射ミラー36で向きを変え、Rに対応する液晶パネル37に入射する。

【0180】また、Gに対応するダイクロイックミラー33ではG成分光のみ反射され、Gに対応する液晶パネル38に入射する。

【0181】そして、ダイクロイックミラー32、33を透過したB成分光は全反射ミラー34、35で反射されてBに対応する液晶パネル39に入射する。

【0182】こうして、R、G、Bに対応する各液晶パネル37～39を透過して映像情報を含んだ光はダイクロイックプリズム40によって再び合成され、投射レンズによってスクリーンに向けて投射される。

【0183】なお、図13に示す光学エンジンではコンデンサレンズ等の光学系レンズの記載は省略している。実際には、フライアイレンズやコンデンサレンズ等によって光学的な調整が行われる。

【0184】この様なダイクロイックプリズムを用いる光学系はプリズムの精度確保に高度な技術が必要となるが、光を有効に活用する上で非常に有効である。また、色合成が簡単になる、投射レンズのバックフォーカスが小さくできる等の利点によって投射レンズを小型化することができる。

【0185】従って、光学エンジンの小型化、軽量化に有利な構成であり、光学系を小さくすることでコスト面でも非常に有利と言える。

【0186】勿論、ダイクロイックプリズムを使用しない構成で光学エンジンを構成することも可能である。この様な光学系の変更は、実施者が必要に応じて適宜なしうる設計事項に過ぎない。

【0187】〔実施例9〕本実施例では、反射型の三板式光学エンジンを用いる例について説明する。説明には

40 図14を用いるが、実施例8と同様にフライアイレンズ、コンデンサレンズ等の光学系は省略する。

【0188】図14において、42はランプ光源、43、44はダイクロイックミラー、45は全反射ミラー、46～48は偏光ビームスプリッタ(PBS)、49～51はそれぞれR、G、Bに対応する液晶パネル、52はダイクロイックプリズム、53は投射レンズである。

【0189】ランプ光源42から発した強光はダイクロイックミラー43でR成分光のみを透過してG成分光およびB成分光を反射する。さらに、ダイクロイックミラ

21

-44ではG成分光のみが反射される。

【0190】ダイクロイックミラー43を透過したR成分光は全反射ミラー45で反射されて偏光ビームスプリッタ46へ入射する。また、G成分光は偏光ビームスプリッタ47へ、B成分光は偏光ビームスプリッタ48へ入射する。

【0191】この偏光ビームスプリッタ46～48は入射光をP偏光とS偏光に分離する機能を有し、且つ、P偏光のみを透過する性質を有している。従って、R、G、Bに対応する液晶パネル49～51にはそれぞれR、G、Bに対応するS偏光のみが入射する。

【0192】この時、各液晶パネル49～51は画素がオフ状態にある時は入射光の偏光方向を変化させないで反射する様に液晶分子が配向している。また、画素がオン状態にある時は液晶分子の配向状態が変化し、入射光の偏光方向もそれに伴って変化する様に構成されている。

【0193】従って、液晶パネル49～51で反射されたS偏光は画素がオン状態にあった部分に対応した光のみがP偏光に変化する。即ち、オン状態にある画素で反射された光のみが偏光ビームスプリッタ46～48を透過することができる。

【0194】こうして偏光ビームスプリッタ46～48を透過した映像情報を含む光はダイクロイックプリズム52で合成されて投射レンズ53へ入射する。そして、投射レンズ53からスクリーン上へと投影される。

【0195】本実施例に示した反射型の光学エンジンもダイクロイックプリズムを用いることで小型化、軽量化を実現している。なお、本実施例においてもダイクロイックプリズムを持ちない構成とすることは設計事項の変更に過ぎない。

【0196】〔実施例10〕本実施例では、実施例7～9に示した様な光学エンジンをセットに組み込んだプロジェクションTVの外観図を示す。本実施例で示すのは一般的にはリア型プロジェクションとも呼ばれるタイプである。なお、図15(A)は側面図であり、内部構造を簡略化して示している。また、図15(B)は斜め上方から見た図である。

【0197】図15(A)、(B)において、61は本体、62は光学エンジン、63はリフレクター、64はスクリーンである。実際にはその他の光学系が加わって複雑な構成となるが、本実施例では概略の構成のみを示すこととする。

【0198】光学エンジン62としては図12～14に示した構造のものを用いることができる。また、光学エンジン62の内部に組み込まれる液晶モジュールは実施例6に示した様な構成の液晶パネルで構成される。

【0199】この液晶モジュールは、同一基板上にTFT(実施例1で説明したもの)でもって一体形成した半導体回路によってNTSC方式、PAL方式、ディジタル

22

ル方式のいずれのビデオ信号にも対応できる様にすることができる。

【0200】また、ビデオ信号がXGA、SXGA、UXGAといった様に異なる解像度に対応していてもロジック回路等で不必要な個所を黒表示するなどの工夫により解像度の低下を防ぐことができる。

【0201】ところで、本実施例のプロジェクションTVの最大の利点は液晶パネルを冷却するための空冷用ファンを必要としない点である。

10 【0202】通常、光学エンジンでは液晶パネルに非常に強い光を照射することになるので液晶パネルは非常に高い温度で加熱される。熱を加えるとTFT特性が劣化し、信頼性が著しく損なわれるため、一般的なプロジェクションTVでは空冷用ファンなどで液晶パネルを冷却しつつ使用する。

【0203】しかし、この空冷用ファンは外気を吸いるので大気中の細かい塵なども吸い込んでしまうという欠点がある。即ち、空冷用ファンによって吸入されたゴミがスクリーンの裏側に付着して画質を落とすという問題が生じる。

20 【0204】この問題は、特に一般的に家庭用として用いられるリア型プロジェクションTVにおいて非常に重大であった。即ち、メンテナンスのできない一般家庭では製造元や電気店にメンテナンスを依頼するしかない状況になってしまう。

【0205】本実施例のプロジェクションTVは、実施例1で説明した様に熱が加わった状態で信頼性が向上するTFTを使用しているので空冷用ファンを特に必要としない構成が可能である。即ち、本体内部に外気を取り入れる必要がないのでスクリーン裏にゴミが付着するといった問題を回避することができる。

【0206】さらに、空冷用ファンを用いない構成としても温度上昇によるTFTの劣化は殆どなく、非常に信頼性の高い液晶モジュールを搭載している。従って、TFTの動作温度(使用時にTFTが曝される温度)が80～250°C(好ましくは100～200°C)程度にまで上昇しても非常に信頼性の高いプロジェクションTVが実現できる。

40 【0207】なお、この場合も液晶パネルに用いる液晶材料はクリアリングポイントが100°C以上(好ましくは150°C以上)であることは言うまでもない。

【0208】〔実施例11〕本実施例では、実施例11とは異なる構成のプロジェクションTVを示す。本実施例で示すのは一般的にはフロント型プロジェクションとも呼ばれるタイプである。

【0209】フロント型プロジェクションTVの簡略化した構成図を図16に示す。図16において、71はプロジェクション装置本体、72は投射レンズ、73はスクリーンである。

50 【0210】装置本体71の内部には、実施例7～9に

23

示した様な光学エンジンが搭載されており、投射レンズ72から映像情報を含む光がスクリーン73上に投射される構成である。

【0211】なお、本実施例では装置本体71の内部構造の一例として、三板式透過型光学エンジン（実施例8）を用いた場合の例について示している。

【0212】フロント型プロジェクションTVの最大の特徴は映像が大画面スクリーンに映し出されるという点で、会議やプレゼンテーション用のアプリケーションとして需要が高い。なお、スクリーンは100インチ型、200インチ型といったものがよく用いられる。

【0213】しかし、一般的なフロント型プロジェクションTVは装置本体の内部は非常に蓄熱しやすいため、熱劣化対策が不可欠である。そして、それが装置の小型化、軽量化、低価格化を阻む要因でもある。

【0214】その点、本実施例に示すフロント型プロジェクションTVは熱に対して非常に強く、加熱された状態でも高い信頼性を確保できるので、装置の小型化等に対応しやすいと言える。

【0215】また、実施例10のリア型プロジェクションTVと同様にNTSC信号、PAL信号、ディジタル信号等のビデオ信号に対応させることも、VGAからUXGAまでの幅広い解像度域に対応することも可能である。

【0216】

【発明の効果】プロジェクションTVに対して実施例1に示した様な加熱によって信頼性が向上する性質を有するTFTを用いた液晶モジュールを搭載する。この様な構成とすることで非常に熱に対して強い信頼性の高いプロジェクションTVを実現することができる。

【0217】また、熱に強いため空冷用のファンを使用しないリア型プロジェクションTVを作製することも可

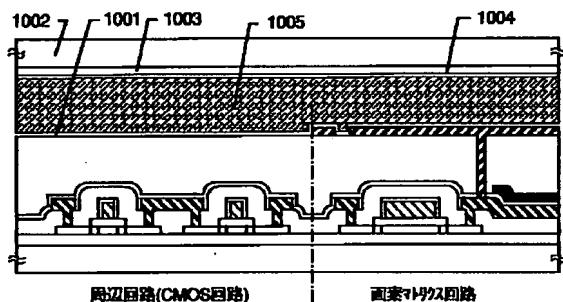
24

能である。この様なリア型プロジェクションTVは、スクリーン裏にゴミが付着するといった問題もなく、メンテナンスフリーであるという利点を有する。この効果は特に一般家庭において非常に有利である。

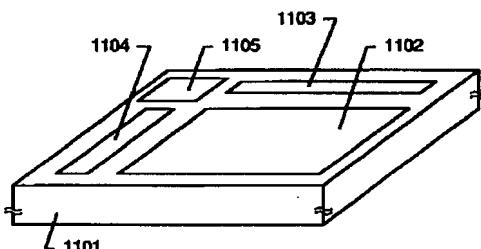
【図面の簡単な説明】

- 【図1】 TFTの電気特性を説明するための図。
- 【図2】 TFTの電気特性を説明するための図。
- 【図3】 薄膜トランジスタの作製工程を示す図。
- 【図4】 薄膜トランジスタの作製工程を示す図。
- 10 【図5】 薄膜トランジスタの作製工程を示す図。
- 【図6】 薄膜トランジスタの作製工程を示す図。
- 【図7】 アクティブマトリクス基板の構成を示す図。
- 【図8】 アクティブマトリクス基板の構成を示す図。
- 【図9】 薄膜トランジスタの作製工程を示す図。
- 【図10】 液晶パネルの断面を示す図。
- 【図11】 アクティブマトリクス基板を上面から見た図。
- 20 【図12】 単板式光学エンジンの構成を示す図。
- 【図13】 透過型三板式光学エンジンの構成を示す図。
- 【図14】 反射型三板式光学エンジンの構成を示す図。
- 【図15】 リア型プロジェクションTVの構成を示す図。
- 【図16】 フロント型プロジェクションTVの構成を示す図。
- 【図17】 活性層の結晶粒の様子を示すTEM写真。
- 30 【図18】 欠陥の生成および消滅に関するモデルを説明するための図。

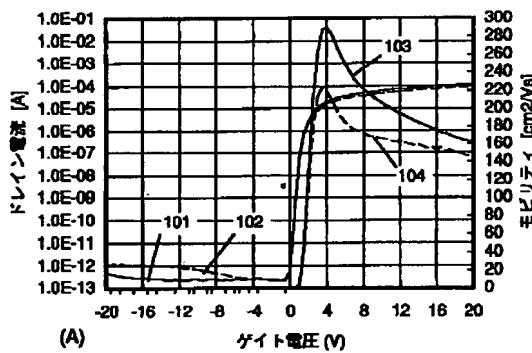
【図10】



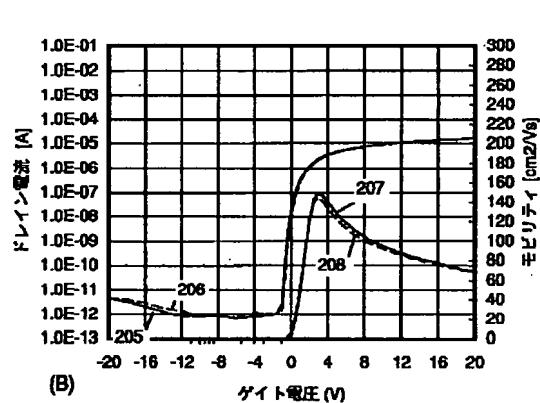
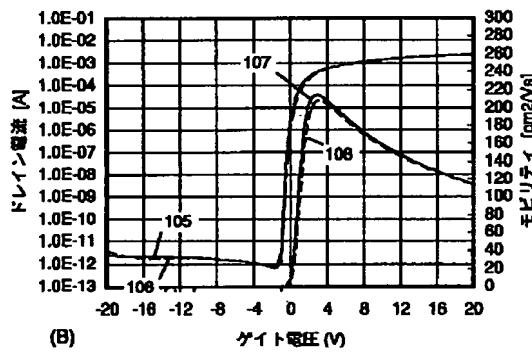
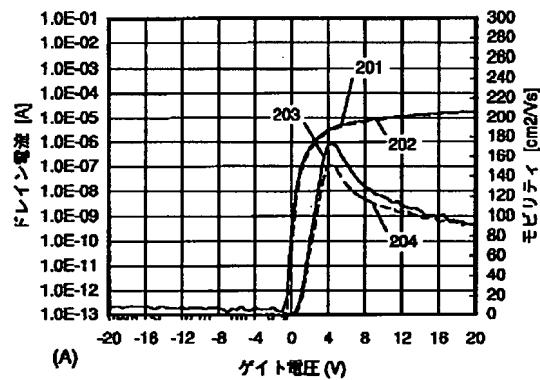
【図11】



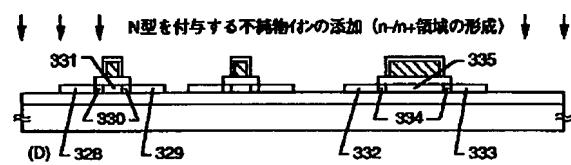
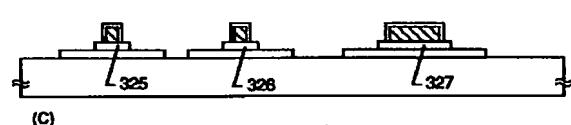
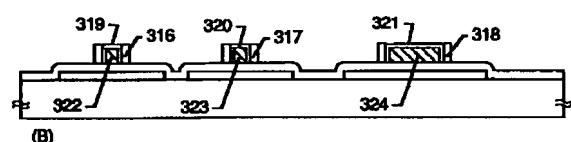
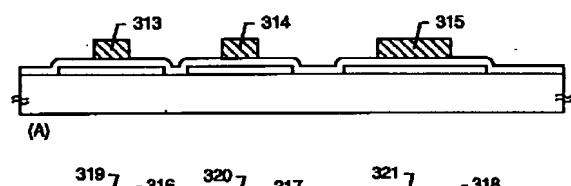
【図1】



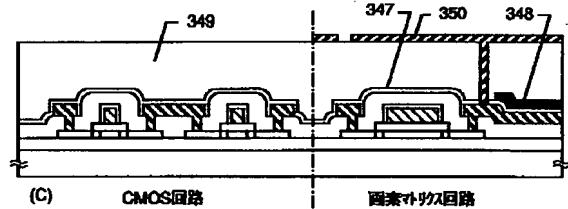
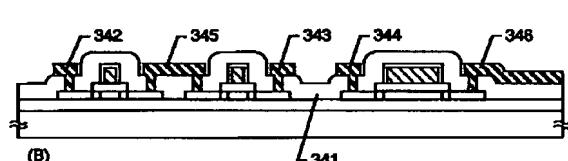
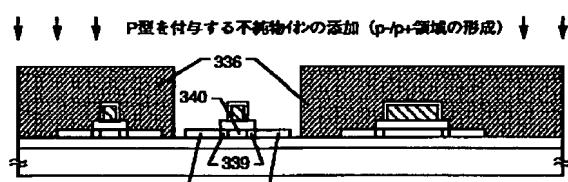
【図2】



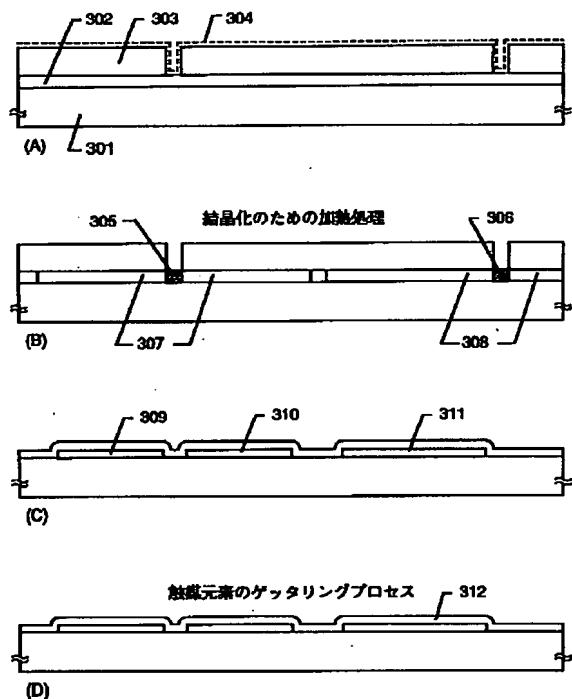
【図4】



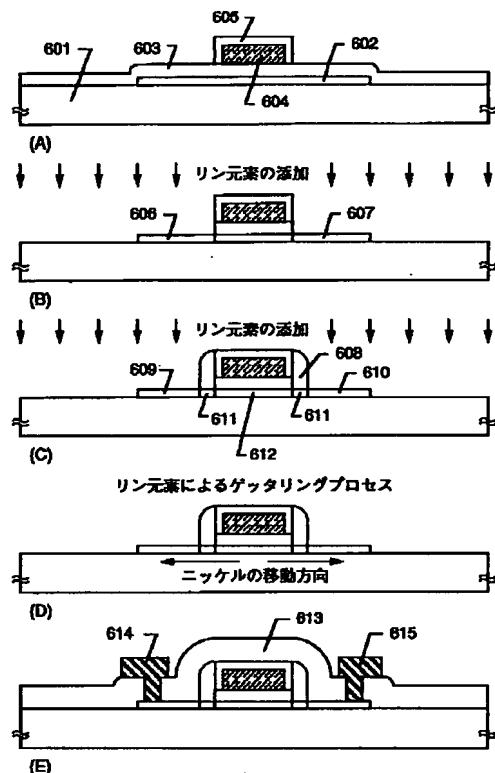
【図5】



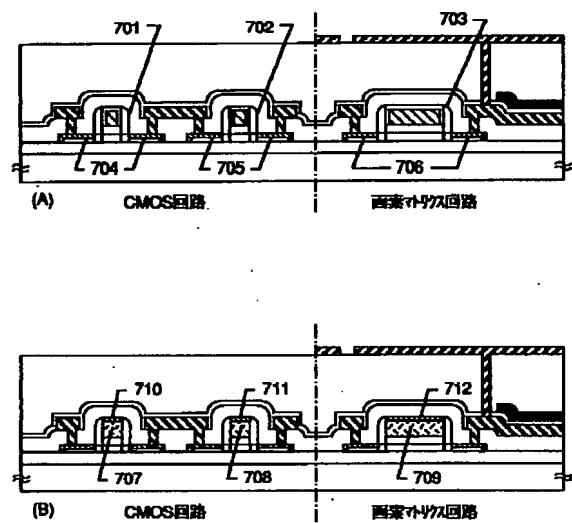
【図3】



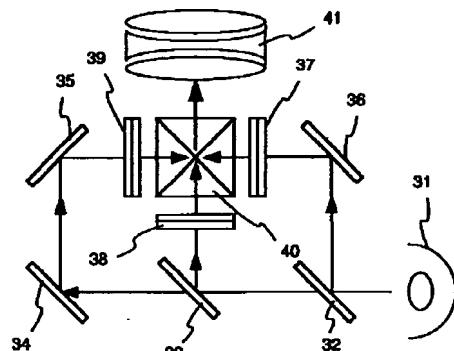
【図6】



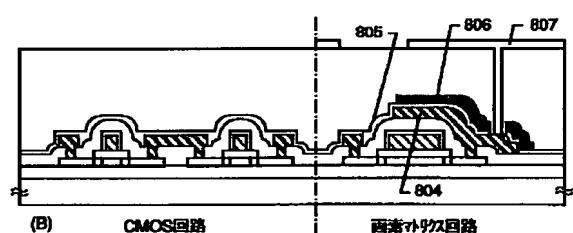
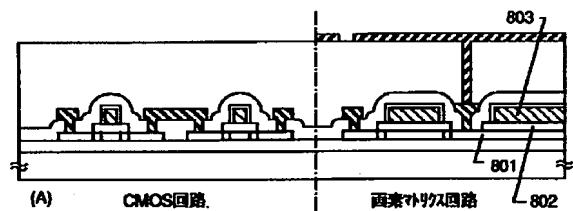
【図7】



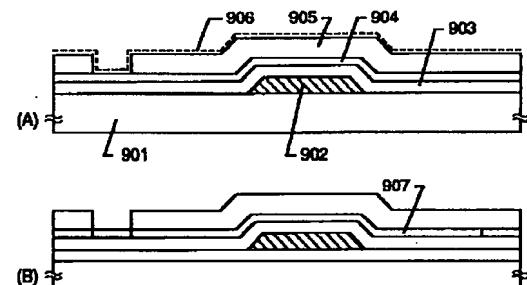
【図13】



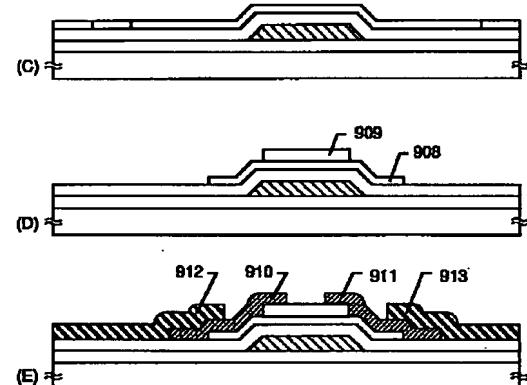
【図8】



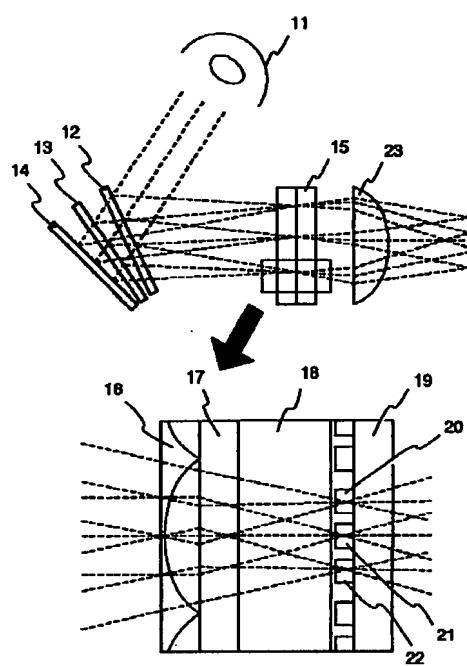
【図9】



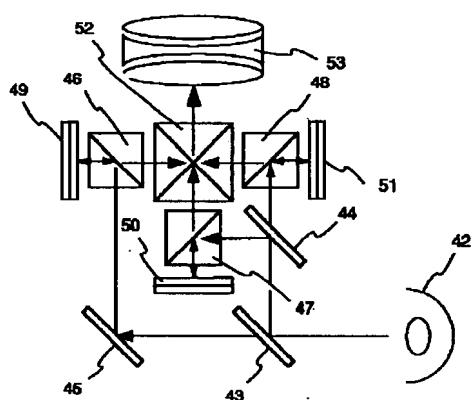
触媒元素のゲッタリングプロセス



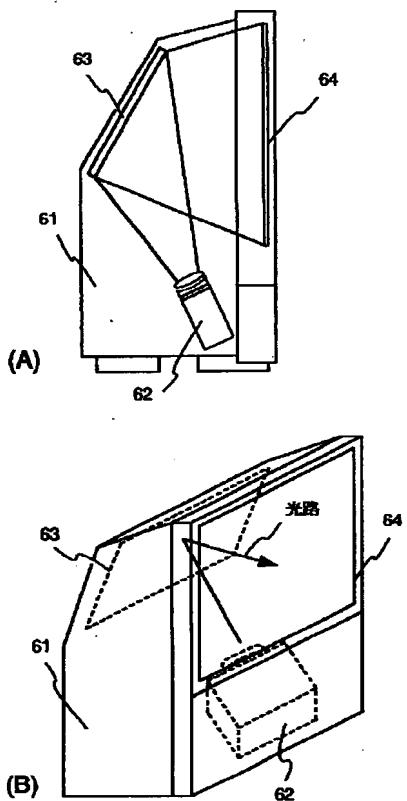
【図12】



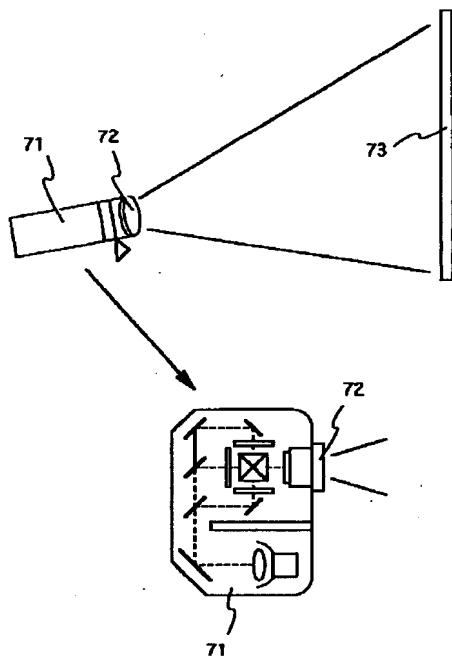
【図14】



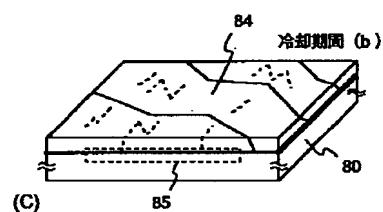
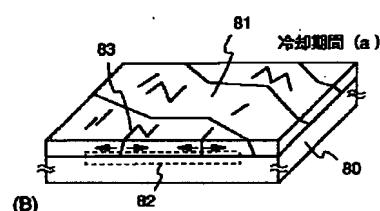
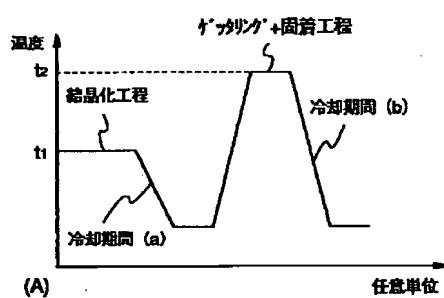
【図15】



【図16】



【図18】

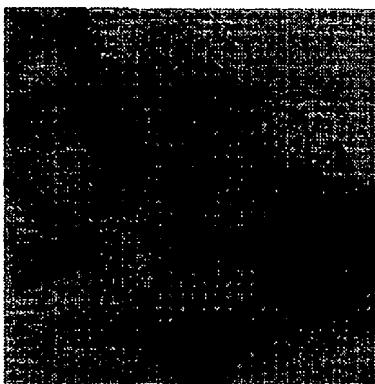


【図17】

画面代用写真(カラー)



(A)



(B)

フロントページの続き(51) Int. Cl.⁶

識別記号

F I

H 01 L 29/78

618G

627G